

Projet System On Chip

PrSOC

René Beuchat
Laboratoire d'Architecture des
Processeurs

rene.beuchat@epfl.ch

PrSOC: Objectifs

- Acquérir un savoir faire dans l'utilisation et le développement d'un système basé sur un SOC (System On Chip)
- Travail en groupe pour un même objectif
- Réalisation de rapports et présentation orale des résultats

PrSOC: Moyens

- Lors des laboratoires, les travaux seront effectués sur des cartes FPGA-SOC avec processeurs embarqués sous forme softcore (NIOSII) et/ou hardcore (ARM).
- Des interfaces programmables simples et complexes seront développées en VHDL pour s'interfacer avec des modules externes à contrôler.

Contrôle continu:

- 4 rapports par groupe durant le semestre
- 1 présentation orale en fin de semestre
- Démonstrations des réalisations chaque semaine

PrSOC: Supports et matériel

- Site moodle.epfl.ch, cours CS-309:
<http://moodle.epfl.ch/course/view.php?id=14480>
- Wiki: <http://wiki.epfl.ch/prsoc>
- Carte **DE0-nano-SOC** de Terasic
- Basé sur **FPGA-SOC CycloneV**
- Doc des fabricants, références sur wiki
- Schémas et codes fournis sur moodle

PrSOC: pré-requis

- Programmation C
- Conception hardware VHDL
- Electronique de base
- Architecture d'un système informatique
- Architecture d'un microprocesseur

- → Mise en œuvre de ces concepts

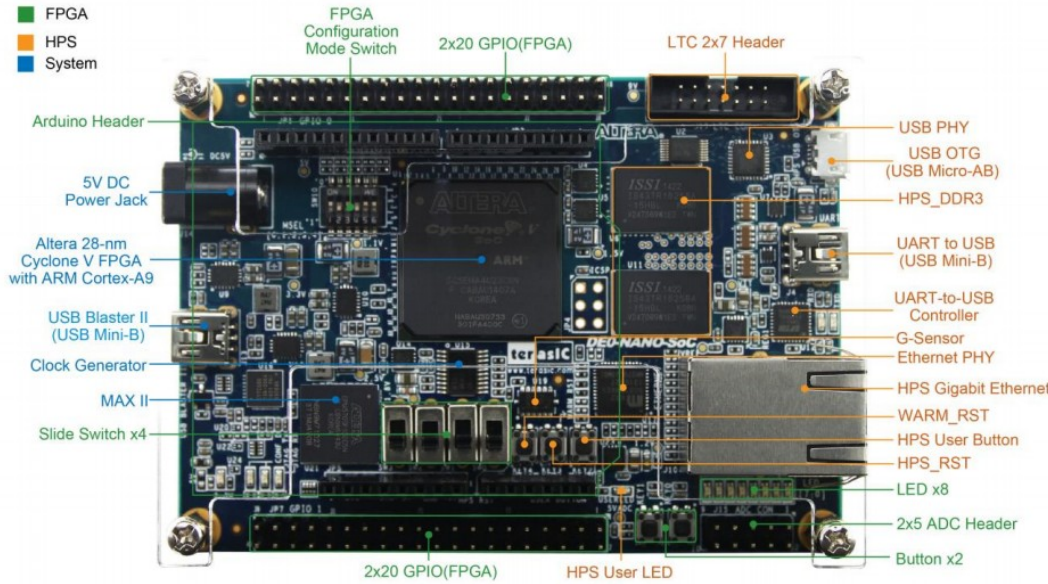
PsSOC: Plan du cours

1. Analyse du système : Multicore ARMs, FPGA, I/Os, et interfaces programmables spécialisées
2. Design et simulation d'une interface programmable réalisée en VHDL (I, II)
3. Design et simulation d'un accélérateur spécifique réalisé en VHDL (I,II, III)
4. Test du système spécifique avec développement de logiciel en C avec des outils de cross-debugging (baremetal coding)(I)

5. Boot et test d'un système embarqué, baremetal design (I, II)
6. Installation d'un OS: Adaptation et compilation de Linux pour la carte de laboratoire (I, II)
7. Développement d'un logiciel de démonstration (I, II)
8. Présentation des résultats

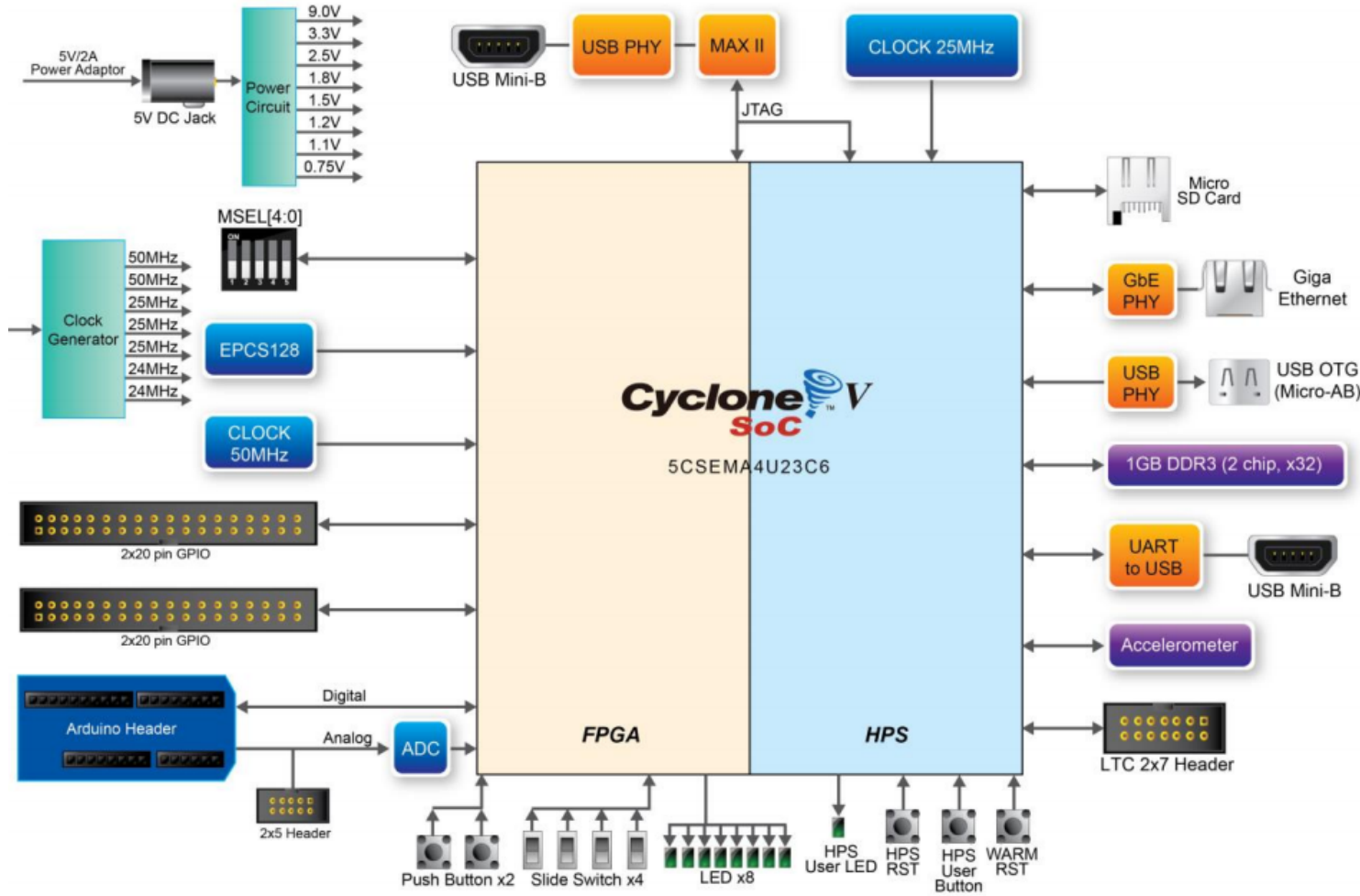
PrSOC: Carte de laboratoire

- DE0-nano-SOC:
 - CycloneV FPGA with 2x ARM-A9 processors
 - 1GiB DDR3 Memory (256Mi x32)
 - 2x 40pins GPIO
 - Arduino Header
 - Micro SD-Card
 - Gb Ethernet
 - USB OTG
 - ...



http://www.terasic.com.tw/attachment/archive/941/DE0-Nano-SoC_User_manual.pdf

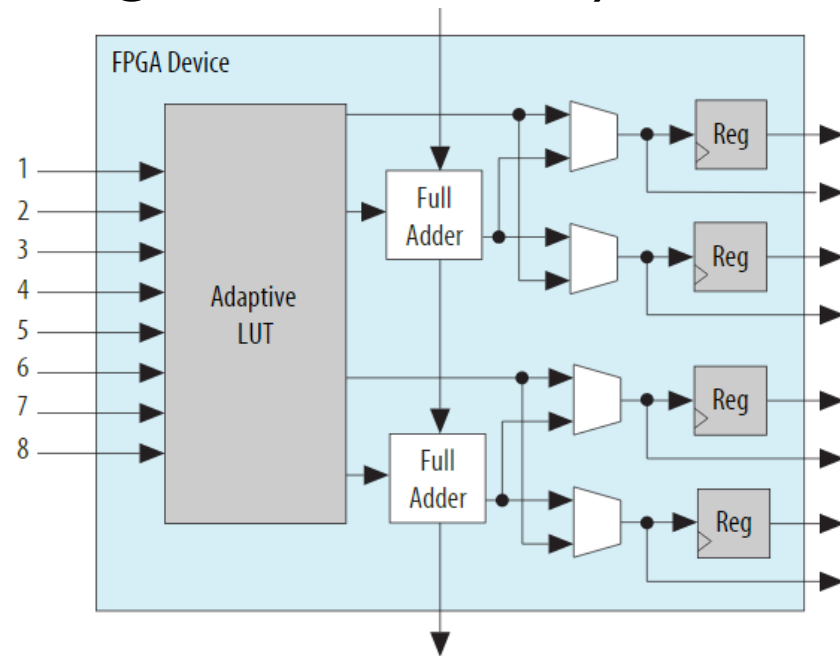
PrSOC: DE0-nano-SOC



http://www.terasic.com.tw/attachment/archive/941/DE0-Nano-SoC_User_manual.pdf

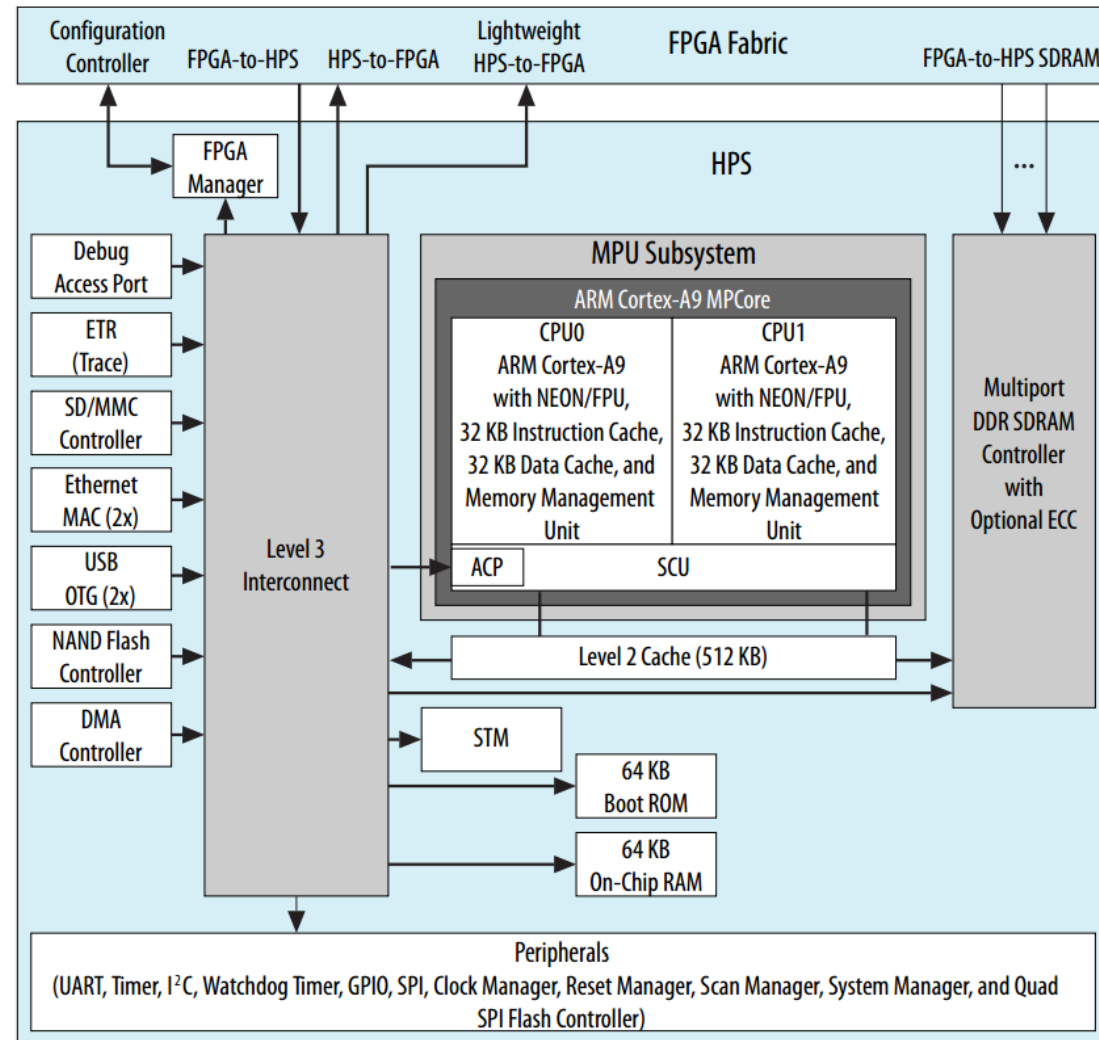
PrSOC: FPGA part

- Cyclone V SoC **5CSEMA4U23C6N** Device
- Dual-core **ARM Cortex-A9** (HPS)
- **40K** LE (programmable logic elements)
- **2'460** Kbits memory
- 5 fractional PLLs
- 2 hard memory ctrls



PrSOC: CycloneV SOC

- 2x ARM A9
- NEON / FPU units
- Caches memory
- HPS(Hard processor system)
- DDR3 Ctrl (400 MHz)
- Bridges with FPGA
 - FPGA to HPS
 - HPS to FPGA
 - Light HPS to FPGA
 - FPGA to SDRAM ctrl

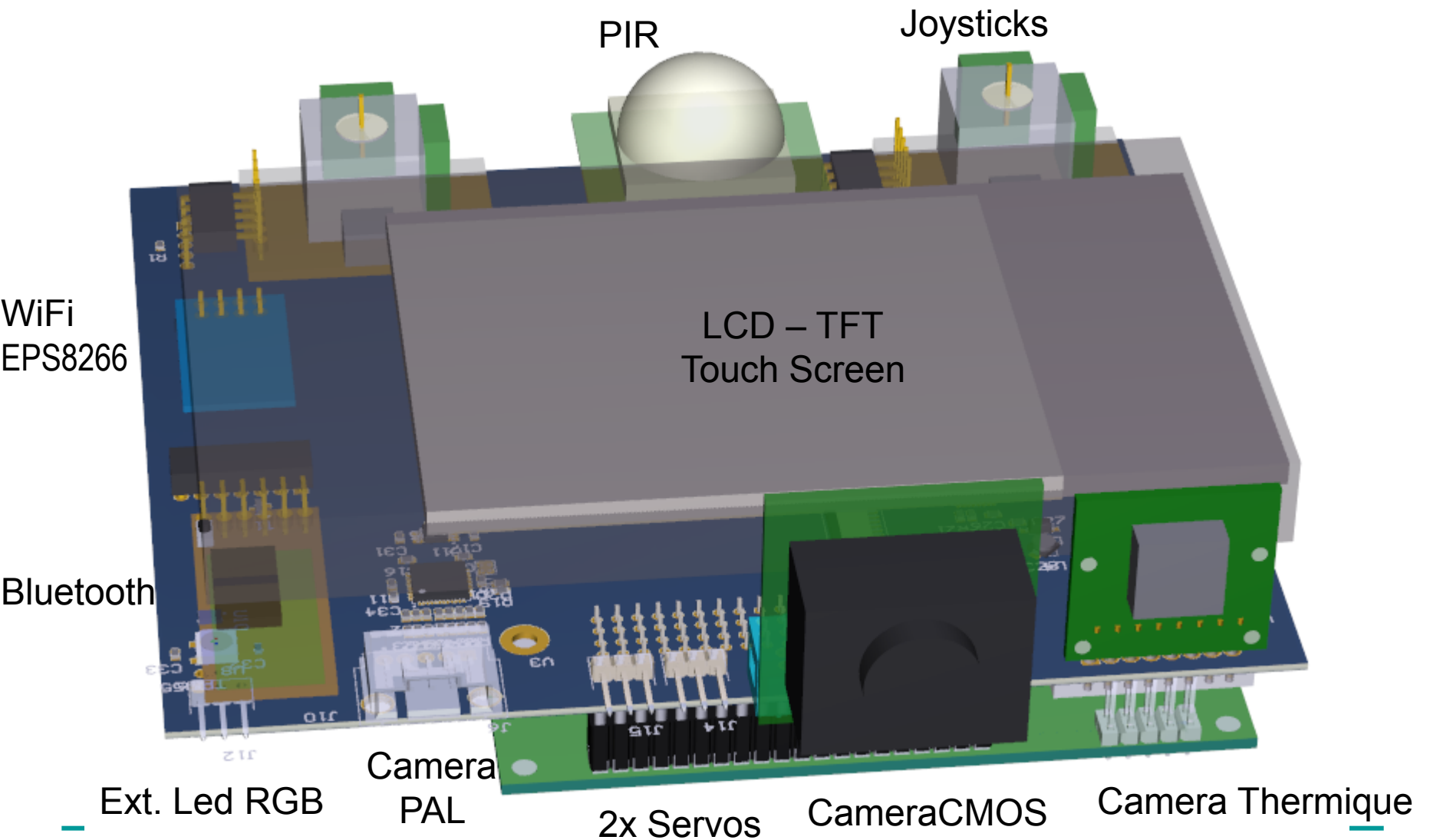


- **Quartus Prime vers. 15.1**
 - Global FPGA design
 - Compilation
 - Fitter
- **Qsys**
 - SOC-HPS configuration
 - FPGA Avalon-AXI design (NIOStI softcore proc.)
- **ModelSim Altera → Simulation**
- **NIOSt-SBT → Software Development (NIOStI)**
- **ARM-DS5 → Software Development (ARM)**

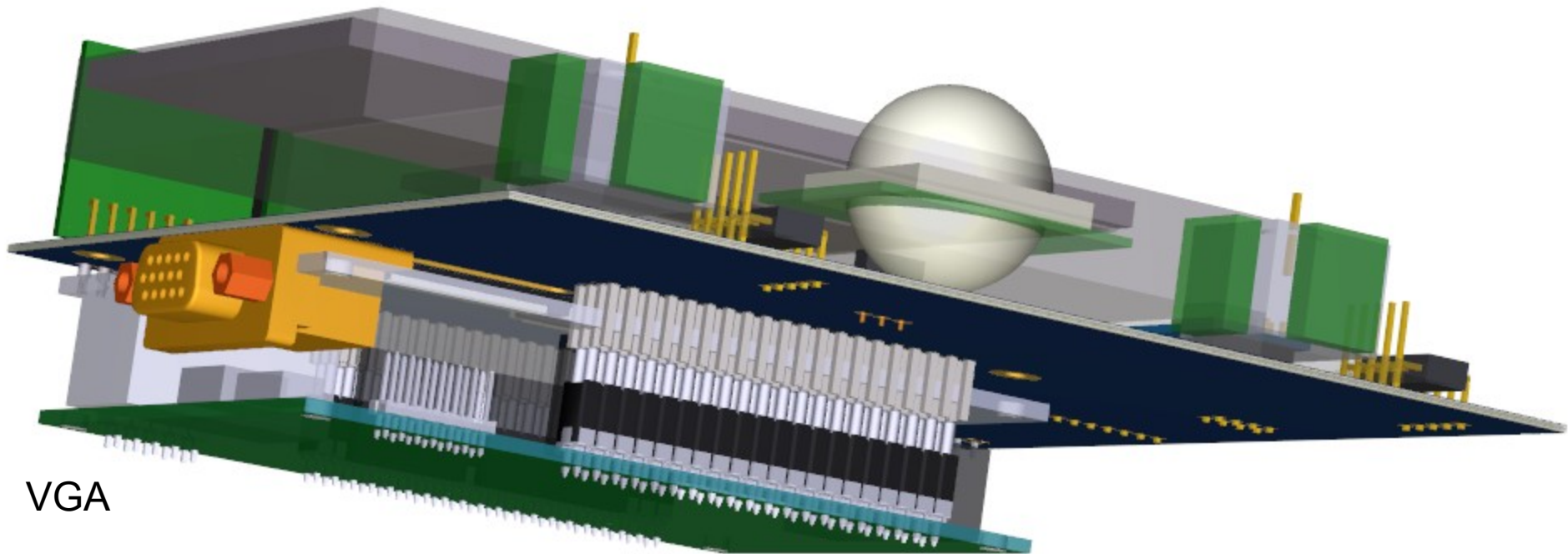
PrSOC: Interfaces externes

- Joystick (2x)
 - Servomoteurs
 - Caméra PAL
 - Caméra thermique
 - Caméra CMOS
 - Affichage TFT-LCD + Touch Screen
 - Affichage VGA
 - Bluetooth
 - WiFi
 - Leds RGB → guirlande
 - PIR, détection de présence Infra-Rouge
- Pan-tilt camera

PrSOC: Carte d'extension



PrSOC: Carte d'extension



VGA

DE0-nano-SOC

PrSOC: 1ère session

- Contrôle de servo moteur par un module spécialisé à réaliser en VHDL
- Génération d'un PWM programmable:
 - Période 25 ms (Period)
 - Pulse active de 1 à 12ms (Duty)

